

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

008353209 **Image available**

WPI Acc No: 90-240210/199032

XRPX Acc No: N90-186418

Multi-tone LCD display - has data selection circuit to provide multiple
access of display points within line period

Patent Assignee: HITACHI LTD (HITA); HITACHI VIDEO ENG CO LTD (HITV);

HITACHI ENG INC (HITJ)

Inventor: FUJISAWA K; INUZUKA T; KINUGAWA K; KONUMA S; MANO H; TSUNEKAWA S

Number of Countries: 003 Number of Patents: 005

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Main IPC	Week
DE 4002670	A	19900802	DE 4002670	A	19900130		199032 B
US 5206635	A	19930427	US 90472306	A	19900130	G09G-003/36	199318
DE 4002670	C2	19930624	DE 4002670	A	19900130	G09G-003/36	199325
KR 9301649	B1	19930308	KR 901010	A	19900130	G09G-003/36	199418
US 5854879	A	19981229	US 90472306	A	19900130	G09G-003/36	199908
			US 933448	A	19930112		

Priority Applications (No Type Date): JP 8917658 A 19890130

Patent Details:

Patent	Kind	Lan	Pg	Filing Notes	Application	Patent
DE 4002670	A		40			
US 5206635	A		39			
DE 4002670	C2		40			
US 5854879	A			Div ex	US 90472306	
				Div ex		US 5206635

Abstract (Basic): DE 4002670 A

Information to be represented on a LCD panel is received as high
range (1) and low range (2) data by line memories (3, 4 and 5, 6). A
data selector (11) responds to a clock signal (10) and provides
alternate selection selections (18, 19) during a period. The data
transmitted through the selector circuits (12) is directed through a
phase inverter circuit (13) and further selector (14) to the 'X'
drivers (15) of an LCD panel (17).

Each line within the memory is selected by a clock signal applied
to the 'Y' drive stages (16). Each display point is activated twice
within a horizontal line period to provide multi-level tone control.

ADVANTAGE - Provides multi-tone display of data on LCD panel. (40pp
Dwg.No.6/35)

Title Terms: MULTI; TONE; LCD; DISPLAY; DATA; SELECT; CIRCUIT; MULTIPLE;
ACCESS; DISPLAY; POINT; LINE; PERIOD

Derwent Class: P85; T04; U14

International Patent Class (Main): G09G-003/36

International Patent Class (Additional): G06F-003/14

File Segment: EPI; EngPI

03223998 **Image available**

LIQUID CRYSTAL DISPLAY DEVICE

PUB. NO.: 02-199498 [JP 2199498 A]

PUBLISHED: August 07, 1990 (19900807)

INVENTOR(s): INUZUKA TATSUHIRO

 MANO HIROYUKI

 FUJISAWA KAZUHIRO

 KONUMA SATOSHI

 KINUGAWA KIYOSHIGE

 TSUNEKAWA SATORU

APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP (Japan)

 HITACHI VIDEO ENG CO LTD [485524] (A Japanese Company or
Corporation), JP (Japan)

APPL. NO.: 01-017658 [JP 8917658]

FILED: January 30, 1989 (19890130)

INTL CLASS: [5] G09G-003/36; G02F-001/133

JAPIO CLASS: 44.9 (COMMUNICATION -- Other); 29.2 (PRECISION INSTRUMENTS --
Optical Equipment)

JAPIO KEYWORD: R011 (LIQUID CRYSTALS)

JOURNAL: Section: P, Section No. 1122, Vol. 14, No. 490, Pg. 17,
October 25, 1990 (19901025)

ABSTRACT

PURPOSE: To make a gradational ~~display~~ without decreasing the display brightness even when the area of a half-tone display is increased by modulating the phase of liquid crystal applied voltage pulses.

CONSTITUTION: A phase inverting circuit 13 rearranges 2-bit data which is sent for a 1-dot display in an X and a Y direction and applies liquid crystal applied pulses corresponding to the 2-bit display data to a liquid crystal panel 17 through an X driving circuit 15. The phases of the liquid crystal applied pulses of adjacent dots are inverted by the rearrangement of the data and the leading and trailing edges are equalized in timing. Consequently, noises accompanying to the leading and trailing edges cancel each other and the display brightness is prevented from decreasing due to an increase in the half-tone display area. Further, a data select signal generating circuit 11 counts number of frames with a frame clock generated by ANDing a head line clock and a line clock, the counted number and display data are decoded, and input data are stored in line memories 3 - 6.

⑫ 公開特許公報(A) 平2-199498

⑮ Int. Cl.:

G 09 G 3/36
G 02 F 1/133

識別記号

5 7 5

庁内整理番号

8621-5C
8708-2H

⑬ 公開 平成2年(1990)8月7日

審査請求 未請求 請求項の数 9 (全23頁)

⑭ 発明の名称 液晶表示装置

⑯ 特 願 平1-17658

⑰ 出 願 平1(1989)1月30日

⑱ 発 明 者 犬 塚 達 裕 神奈川県横浜市戸塚区吉田町292番地 日立ビデオエンジニアリング株式会社内

⑲ 発 明 者 真 野 宏 之 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内

⑳ 発 明 者 藤 澤 和 弘 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所マイクロエレクトロニクス機器開発研究所内

㉑ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

㉒ 出 願 人 日立ビデオエンジニアリング株式会社 神奈川県横浜市戸塚区吉田町292番地

㉓ 代 理 人 弁理士 小川 勝男 外1名

最終頁に続く

明 細 書

1. 発明の名称

液晶表示装置

2. 特許請求の範囲

- (1) 表示情報を1ライン分取り込み、液晶パネルに出力するX駆動回路と、該X駆動回路の出力する該1ドットデータを1ライン毎に選択するY駆動回路を備え、該X駆動回路と該Y駆動回路によって選択された該液晶パネルの1ドットにデータを表示する表示装置において、該1ドットの表示を行なうためのNビットの表示情報を1ライン分記憶するNビット分のラインメモリと、該ラインメモリから読み出したNビットの表示情報のうち1ビットを選択する選択手段と、該選択手段にどの表示情報を選択するか指示する選択指示手段を設け、1水平期間内に該Xドライバに1ドットの表示に対しN回表示情報を与え、該液晶パネルの1ドットに計N個の“ON”、“OFF”を与えることを特徴とした液晶表示装置。

- (2) 請求項1において、該ラインメモリから読み出したNビットの表示情報をMビットの表示情報に変換するデコード回路と、該Mビットの表示情報のうち1ビットを選択する選択手段を設け1水平期間内に該Xドライバに1ドットの表示に対しM回表示情報を与えることを特徴とする液晶表示装置。

- (3) 請求項1に記載の表示装置において、該Nビットの表示情報をMビットの表示情報に変換するデコード回路と、該Mビットの表示情報を記憶するMビット分のラインメモリと、該ラインメモリから読み出したMビットの表示情報のうち1ビットを選択する選択回路を設けたことを特徴とする液晶表示装置。

- (4) 請求項1の該ラインメモリと該選択手段の間にNビットの表示情報をXドット方向、ライン方向、及びフレーム単位に並び換えを行う位相反転回路を設けたことを特徴とする液晶表示装置。

- (5) 該ラインメモリの前に位相反転回路を設けた

ことを特徴とする請求項4に記載の液晶表示装置。

- (6) 該デコード回路と該選択手段の間に、Mビットの表示情報をXドット方向、ライン方向、及びフレーム単位に並び換えを行う位相反転回路を設けたことを特徴とする請求項2に記載の液晶表示装置。
- (7) 請求項1において、該1ドットを表示するためのNビット又はMビットの表示情報を1ライン分記憶するNビット又はMビット分のラインメモリの代わりに、該NビットまたはMビットの表示情報を1画面分記憶するNビット又はMビット分のフレームメモリを設け、該フレームメモリから1水平期間にNビット又はMビットの表示情報をN回又はM回読み出すことを特徴とした液晶表示装置。
- (8) 請求項1又は請求項7において、該ラインメモリ又はフレームメモリの前において、フレーム数をカウントするフレームカウンタと、該フレームカウンタのカウントに応じ表示情報を制

御するフレーム間引き手段を設け、該ラインメモリ又はフレームメモリに書き込む表示情報をフレーム単位に間引くことにより多層調表示を可能とすることを特徴とした液晶表示装置。

- (9) 表示情報を1ライン分取り込み、該表示情報をドット単位でデコードし、該デコード値に応じた幅を持つパルスを1ドットのデータとして、液晶パネルに出力するX駆動回路と、該X駆動回路の出力する該1ドットデータを1水平期間毎に選択するY駆動回路を備え、該X駆動回路と該Y駆動回路によって選択された該液晶パネルの1ドットにデータを表示する液晶表示装置において、該表示情報をX方向、Y方向に隣接するドット同志並び換えを行う位相反転回路を設け、該並び換えられた表示情報をドット単位でデコードし、該デコード値に応じた幅のパルスにより表示を行うことを特徴とする液晶表示装置。

3. 発明の詳細な説明

(産業上の利用分野)

3

本発明は、液晶表示装置における階調表示方法に関する。

[従来の技術]

液晶表示装置において、階調表示を実現する方法として特開昭59-149393号公報に記載のように、1水平期間に液晶に与える電圧パルスのパルス幅を均等に2分割し、液晶に与える電圧の実効値を変え、中間調表示を含む3階調表示を行う方法がある。

以下、第2図から第4図を用いて従来技術の説明をする。

第2図は1水平期間の液晶に与えられる電圧パルスのパルス幅を用いて3階調表示を行う液晶表示装置の構成例である。1水平期間における液晶1ドットの表示を行う表示情報A、Bの2種類のデータはデータセレクト信号19によりA、B2種類のデータからどちらか1種類のデータを選択するデータセクタ14で1種類のデータX₀としてX駆動回路に供給される。X駆動回路15は、データセクタ14からのデータX₀をデータラッチクロッ

ク7で取り込み、この取り込みを繰返し1ライン分の表示データを取り込み、その後のパルスクロック10で取り込んだ順番に液晶パルス17の信号線X1, X2, …, Xiに液晶印加パルスを出力する。パルスクロックは1水平期間毎のラインクロック9を均等に2分割するクロックである。Y駆動回路16は先頭ラインクロック8をラインクロック9で取り込み、Y1を“ハイ”にし、その後ラインクロック9によって“ハイ”をY2, Yjへとシフトする。液晶パルス17は、1行j列からなるマトリクス形パネルで、X駆動回路13から出力される液晶印加パルスX1, X2, …, XiをY駆動回路16の出力Y1, …, Yjのうち“ハイ”となっているラインの液晶セルに印加し表示する。

第3図は、X駆動回路15から出力される液晶印加パルスを示す図である。1水平期間中、X駆動回路15にはデータセクタ14から2種類の表示データA、Bのうち、1/2水平期間毎に1種類の表示データDが選択されて送られ、そのデータDによりパルス1からパルス4の4種類のパルスのう

5

6

ち1つが選択され、X駆動回路15から出力される。

第4図に表示データDとX駆動回路15から出力される選択パルスの対応を示す。

第2図において、表示データが(A, B) = (0, 0)の時、X駆動回路15から出力される液晶印加パルスはパルス1となり表示はオフ表示となる。(A, B) = (1, 1)の時、液晶印加パルスはパルス4となり、表示はオン表示となる。

(A, B) = (0, 1), (1, 0)の液晶印加パルスはパルス2又はパルス3となり、表示は共にオフとオンの中間調表示となる。液晶の表示輝度(透過率)は液晶に印加される電圧の実効値に依存する。パルスクロック10はラインクロック9を均等に2分割したものであるから、パルス2とパルス3の“H”期間は等しく、パルス2とパルス3の実効値は等しい。このためパルス2とパルス3による液晶表示の表示輝度は等しく、結果として、オフ表示とオン表示の中間輝度となり、3階調表示が実現可能となる。

従って、第2図の液晶表示装置は、表示データ

7

本発明の目的は、1水平期間の液晶に印加する電圧パルス幅を均等に2分割又は、3分割したパルスを用いて中間調表示の表示面積をX方向及びY方向に拡大しても表示輝度が低下せず、又は、多階調表示が可能な液晶表示装置を実現することにある。

(課題を解決するための手段)

上記目的は、表示輝度が低下しない中間調表示を行うため中間調表示を実現させる液晶印加電圧パルスの位相をX方向及びY方向の隣あうドットに対し変調させる位相変調回路を設け、液晶印加電圧パルスの位相を変調させることにより達成される。

また、多階調表示は、データ発生回路内にフレーム単位に表示データを間引く回路を設け、間引いたデータにより表示を行うことで達成される。

さらに、上記パルス位相反転を行うため、1ライン分の表示データを取り込むラインメモリを2ブレーション設けた。

(作用)

A, Bの組み合わせで液晶パネル17に印加する電圧の実効値を変え、階調表示を実現することが可能である。

(発明が解決しようとする課題)

上記従来技術は、中間調表示をするために1水平期間に液晶に印加する電圧パルス幅を均等に2分割し、このパルスの組合せによりこれを実現していたが、同一の組合せによる中間調表示の表示面積をX方向に拡大した時、1水平期間中で同時に変化するパルスの立上り又は立下りのエッジによってノイズが発生し表示輝度が低下するという問題があった。

また、同一の組合せによる中間調表示の表示面積をY方向に拡大した時、液晶印加パルスの周波数成分が高くなり表示輝度が低下し、クロストークも増加するという問題があった。

さらに従来技術による液晶表示では、オフ表示、中間調表示、オン表示の3階調しか実現せず、多階調表示という点について配慮がされていなかった。

8

位相変調回路は、1ドット表示に対して送られてくる2ビットのデータを調接するX方向及びY方向に対して並び変え、その並び変えられた2ビットの表示データに対応する液晶印加パルスをX駆動回路を介して、液晶パネルに印加する。このデータの並び変えにより、調接するドットの液晶印加パルスの位相を反転させるとともに立上りと立下りのエッジを同じタイミングにすることで、立上りによるノイズと立下りのノイズを打ち消し合わせ、いわゆる相殺効果を用い、中間調表示面積の拡大による表示輝度の低下をなくす。

データ発生回路は、先頭ラインクロックとラインクロックの論理積であるフレームクロックにより、フレーム数をカウントし、そのカウント数と表示データをデコードし、そのデータをラインメモリに格納するため誤動作することがない。

(実施例)

以下、本発明の一実施例を第1図、第5～第35図を用いて説明する。

第1図は本発明の一実施例を示すブロック図で

あり、1, 2は1ライン表示するための情報であり、1ドットの表示を行うための色情報の上位、下位2種類の表示データAデータ、Bデータであり、3~5はAデータを、4, 6はBデータを1ライン分格納するラインメモリである。11はパルスクロック10、ラインクロック9によりデータセレクト信号18, 19を生成するデータセレクト信号生成回路でデータセレクト信号18はラインクロック9に従い“ハイ”、“ロー”を繰り返す信号であり、データセレクト信号19はラインクロック9の2倍の周波数のパルスクロック10に従い“ハイ”、“ロー”を繰り返す信号である。12, 14はデータセレクト回路、13は2種類の表示データを並び変える位相反転回路であり、15-17は第2図と同様である。

第1図において、1ライン分のAデータを1ライン毎交互にラインメモリ1A3又は、ラインメモリ2A4に取り込み、かつ1ライン毎交互に取り込みとは反対のラインメモリから読み出しを行う。この読み出されたデータM1A、又はM2Aは、ライン

毎に切り変わるデータセレクト信号18によりデータセレクト回路12においてMAとして選択される。Bデータ2、ラインメモリ1B5、ラインメモリ2B6の動作も同様でデータセレクト回路12からはMBが選択される。

位相反転回路13において、データセクタ12から送られるデータMA, MBはX方向のドット単位及びY方向のライン単位に並び換えられ、X駆動回路13のX駆動用データXA及びXBとして出力される。以下、位相反転回路13のデータの並び換えについて第10図、第11図を用いて説明する。

第10図に位相反転回路10のデータの並び換え箇所を示す。第10図において、“—”表示されたドットは位相反転回路10の入力データMA, MBの並び換えをせず、そのままX駆動用データXA, XBとして出力する。“○”表示されたドットについては、位相反転回路10の入力データMA, MBの並び換えを行い、X駆動用データXA, XBとして出力する。すなわち、第11図に示すように、第10図で“—”表示されたドットでは、入力データ(MA, MB) = (0, 0)

11

12

の時(XA, XB) = (0, 0)が、(MA, MB) = (0, 1)の時(XA, XB) = (0, 1)が、(MA, MB) = (1, 0)の時(XA, XB) = (1, 0)が、(MA, MB) = (1, 1)の時(XA, XB) = (1, 1)がそれぞれ出力される。第10図で“○”表示されたドットでは、入力データ(MA, MB) = (0, 0)の時、(XA, XB) = (0, 0)が、(MA, MB) = (0, 1)の時(XA, XB) = (1, 0)が、(MA, MB) = (1, 0)の時(XA, XB) = (0, 1)が、(MA, MB) = (1, 1)の時(XA, XB) = (1, 1)が出力される。結果として位相反転回路13では、入力されるデータ(MA, MB) = (0, 2)又は(1, 0)が“○”表示ドットでデータの並び換えが行われXA, XBに出力される。第11図に入力データ(MA, MB) = (0, 2)の時の各ドットにおける出力データ(XA, XB)を示す。

位相反転回路13から出力するXA, XBは1ラインを均等に2分割するデータセレクト信号19により、データセクタ14でXA又はXBのうち一方が選択されXDとして出力される。

X駆動回路15はデータラッチクロック7で1ライン表示分の上位データXD = XAの表示情報を取り込み、その後のパルスクロック10の立下がりによってXD = XAの指示する表示情報を、X1からX11に出力する。

さらにX駆動回路15が上位データXD (= XA)の表示情報を出しているうちに、データラッチクロック7で1ライン分の下位データXD (= XB)を取り込み、その後のパルスクロックの立下りによってXD (= XB)の表示する表示情報をX1からX11に出力する。このX駆動回路15から印加された表示情報X1~X11はその時“ハイ”となっている。Y駆動回路16の出力Y1~Y11の1ライン上の液晶に印加され、その表示情報に比例した光量が透過する。Y駆動回路16は先頭ラインクロック8をラインクロック9で取り込み、Y1を“ハイ”にし、その後ラインクロック9によって“ハイ”をY2~Y11へとシフトする。

第5図~第12図を用いてオフ表示とオン表示の中間輝度である中間調表示方法を示す。

第5図は表示データA及びBを1ライン表示分ラインメモリ1A3及びラインメモリ1B5に取り込み、ラインメモリ1A3及びラインメモリ1B5からX駆動データMA及びMBを読み出しデータセクタ14によりMA, MBのどちらか一方を選択し、XDとしてX駆動回路15へ送りX駆動データDXの指示に従って表

示情報をX1-Xiへ出力する。このX駆動データと表示情報の関係を第6図、第7図に示す。さらにラインメモリ1A3,ラインメモリ1B5から読み出しを行っている間、ラインメモリ2A4,ラインメモリ2B6には、次の1ライン分の表示データA及びBを取り込んでいる。そして、ラインメモリ1A3,ラインメモリ1B5からの読み出しが完了後、ラインメモリ2A4,ラインメモリ2B6から読み出しが行われ、この読み出し期間中、次の1ライン表示分の表示データがラインメモリ1A3,ラインメモリ1B5に取り込まれる。以後、同様の動作が行われる。尚、この1ライン分の読み出しデータの切り換えをデータセクタ12により行っている。

第5図に示す構成の回路において(A, B) = (0, 1)の表示データをi行j列表示分入力した時(ここではi, jを4とする)

X駆動回路15からは、第8図に示す表示パルスが出力される。第8図によると、X1ドットからX4ドットの表示パルスは同じタイミングで立上り、そして立下っている。このため、1ドットを表示す

るパルスの立上りによるノイズと表示パルスの立下りによるノイズが増加し、結果として液晶パネル17の表示輝度を低下させてしまう。

さらに、各Xドットにおいて、1ライン中に1度立上り、そして立下るため、パルスの変動による周波数成分が高くなり、結果として液晶パネル17にクロストークを発生させてしまう。

そこで、液晶パネル17の表示輝度低下を減少させ、かつクロストークの発生を減少させるため、位相反転回路13を設けた第1図に示す回路構成とした。位相反転回路13はデータセクタ12で選択されたMA, MBを第10図に示すようにフレーム毎、ライン毎、ドット毎に並び換える回路である。

第1図に示す位相反転回路13を設けた液晶表示回路において、(A, B) = (0, 1)の表示データをi行j列表示分入力した時、(ここではi, jは4とする)X駆動回路15からは第12図に示す表示パルスが出力される。第12図によると、隣接するXドットの出力パルスが異なりあるドットのパルスが立上がった時、その隣接するドットのパ

15

ルスが同時に立下っている。位相反転回路13を持たない液晶表示回路の表示パルスを示した第8図では、X1からX4ドットの表示パルスは同じタイミングで立上り、そして立下っていて、立上りノイズと立下りノイズにより表示輝度を低下させていたが、位相反転回路13を設けたことにより第12図に示すように隣接するドットの表示パルスが異なり、同じタイミングで立上り、立下りをしている。このように隣接し合うドットの表示パルスの変化エッジが立上りを立下りとなることで、それぞれのノイズを打ち消し合い、液晶表示の輝度低下を無くす、又は少なくすることができる効果、いわゆる相殺効果が生まれる。

また、位相反転回路13を持たない液晶表示回路では、第8図に示すように、各Xドット共、表示パルスが1ライン中に1度立上り、1度立下っているためのパルスの変動による周波数成分が高くなり、結果として液晶パネル17にクロストークを発生させていたが、位相反転回路13を設けたことにより第11図に示すように、あるXドットのある

16

1ラインの表示パルスと次ラインの表示パルス又は前ラインの表示パルスとを1つにまとめることにより、1ライン中の表示パルスの立上り又は立下りを無くし、1フレーム期間中の表示パルスの変動を半減させている。これにより周波数成分も半減し、結果として液晶パネル17に発生するクロストークを減少させる効果がある。

第6図に示す選択パルス2及びパルス3は同じパルス幅であるため、そのパルスにより表示を行った場合、どちらも同じ輝度の表示を行うはずであるが、1ライン中の立上りノイズと立下りノイズが必ずしも1対1に対応していない限り完全な相殺効果は実現しないため、パルス2とパルス3による表示輝度に若干の誤差が生じてくる。そのため、液晶パネル17のある隣接する2ドットの表示をパルス2及びパルス3で表示した時その2ドットの表示輝度が若干異なってしまう。これを解決させるため、位相反転回路15によりフレーム毎にもX駆動データを並び換え、これによりフレームに表示パルスを変えて、あるドットの表示パ

17

—895—

18

ルスをフレーム毎にパルス2→パルス3→パルス2→パルス3と変化させ、又そのドットの隣接するドットの表示パルスをフレーム毎にパルス3→パルス2→パルス3→パルス2と変化させることにより、そのドットの表示輝度を同じ輝度にさせている。

以上説明した位相反転回路13はラインメモリから読み出した表示情報MA,MBを並び変えたが、この位相反転回路13をラインメモリの前に設けA,Bを並び変えそれをラインメモリへ取り込むという方法も考えられる。

以上説明した液晶表示回路は、1水平期間を均等に2分割した1/2パルス幅変調の例であったが、これは1水平期間をn分割した1/nのパルス幅変調においても同様である。以下n=3とした1/3のパルス幅変調を第12図～第28図を用いて説明する。

第12図は第5図の液晶駆動回路を1/3パルス幅変調用に変更したものである。第12図では3種類の表示データAデータ1、Bデータ2、Cデータ

20を入力する回路にしたため、ラインメモリもCデータ20用のラインメモリIC21、ラインメモリ2C22を追加し、データセクタ12も1ヶ追加した。さらに、ラインクロック9を均等に3分割するパルスクロック10からデータセレクト信号生成回路17で生成されるデータセレクト信号24によりラインメモリから読み出されるX駆動データMA,MB,MCのうち、データセクタ23において1種類のデータを選択し、XDとしてX駆動回路15へ送る。X駆動回路15では、MDの指示で第13図に示す、パルス1からパルス28のうち1パルスを液晶パネル15へ印加する。その他の回路動作は、1/2のパルス幅を用いた第5図の回路と同様である。(A,B,C)=(0,0,1)の表示データをi行j列表示分入力した時、(このときのi,jを4とする)X駆動回路15からは第16図に示す表示パルスが出力される。1/2のパルス幅を用いた回路の場合の表示パルスと同様に、各Xドットの表示パルスは同じタイミングで立上り、そして立下っていて、この立上りによるノイズ及び立下りによるノイズに

19

より液晶パネル17の表示輝度を低下させていた。又、1ライン中に1度立上り、1度立下りするためパルスの変動による周波数成分が高くなり、液晶パネル15の表示輝度を低下させ、かつクロストークを発生している。(A,B,C)=(0,1,1)の表示データをi行j列表示分入力した時、(この時i,jを4とする)X駆動回路15からは第15図に示す表示パルスが液晶パネル17に出力される。(A,B,C)=(0,0,1)の時と同様な理由により、液晶パネル17の表示輝度を低下させ、かつクロストークを発生させる。

そこで、上記問題点を解決すべく1/2のパルス幅による表示の場合と同様、第16図に示すようにラインメモリから読み出されるデータを1フレーム毎、ライン毎、Xドット毎に並び変える位相反転回路25を設けた。位相反転回路25は、第17図に示すように3フレーム、3ライン、3ドットを1つの単位として入力データであるMA,MB,MCの並び変えを行いXA,XB,XCとしてX駆動回路15へ出力する。第17図の“△”印はそのドット

20

の入力データMA,MB,MCのデータの並び変えをせずそのままXA,XB,XCとしてX駆動回路15へ出力し、“△”印はそのドットの入力データMA,MB,MCを並び変えXAにはMBを、XBにはMCをXCにはMAを出力させ、“○”印はそのドットの入力データMA,MB,MCを並び変えXAにはMCを、XBにはMAを、XCにはMBを出力させることを示す。(A,B,C)=(0,0,1)の表示データをi行j列表示分入力した時、(この時のi,jを3とする)フレームメモリを介して、(MA,MB,MC)=(0,0,1)が位相反転回路25に入力される。位相反転回路25では、第17図に示すデータの並び変えが行われ、第18図に示すX駆動データ(XA,XB,XC)が出力されデータセクタ13へ送られる。

X駆動回路15では、データセクタ23により選択されたデータXDの指示で第13図に示す、パルス1からパルス8のうち1パルスが液晶パネル17へ印加する。その印加パルスを第21図に示す。

第20図では第16図と比べ隣接するドットの印加パルスと異なり、あるドットのパルスが立上った

時その隣接するドットのパルスが立下っている。
1/2 パルス幅を用いた時と同様に、隣接するドットの電化ニッジが立上りと立下りとなることで、それぞれのノイズを打ち消し合い、液晶表示の輝度低下を減少させる。

また、ライン にも位相反転回路25を介して表示パルスを制御し、1ライン中の表示パルスの立上り、立下りのエッジの数を減少させ、表示パルスの変動を減少させることにより表示パルスの周波数成分を低下させ、液晶表示に発生したクロストークを減少させている。

さらに、フレーム毎にも位相反転回路25を介して表示パルスを制御し、1/2のパルス幅の時と同様に隣接するドットの表示輝度を安定させている。

以上(A, B, C) = (0, 0, 1)の表示データをi行j列表示分入力した場合について述べたが、(A, B, C) = (0, 1, 1)の表示データを入力した場合も同様である。

第20図は、(MA, MB, MC)を位相反転回路25によりデータの並び変えを行い(XA, Xa, Xc)として出力し

た結果である。

第21図は、データセレクト23から出力されるXDの指示で第13図に示すパルス1からパルス8のうち1つの表示パルスが液晶パネル17へ印加され、その表示パルスを示した図である。第12図に示す位相反転回路25を持たない液晶表示回路による液晶パネル17へ印加する表示パルスを示した第15図と比較し、第21図では、隣接するドットの相殺効果があり、また周波数成分が低く、液晶パネル17の表示輝度の低下を減少させ、クロストークの発生も減少させている。

以上説明した位相反転回路25はラインメモリから読み出された表示情報MA, MB, MCを並び変えたが、この位相反転回路25をラインメモリの前に設け、Aデータ、Bデータ、Cデータの並び変えを行い、それをラインメモリに取り込むという方法も考えられる。

以上、1ライン期間を均等にn等分したパルス幅変調の例をn = 2及び3を用いて説明したが、nの値が増加するにつれ、入力する表示データの

23.

24.

数がn本となりそれに伴ってラインメモリ数もn個必要となる。さらには、位相反転回路25の回路も複雑となり、又、液晶パネル17に印加される表示パルスの周波数成分が高くなり、表示輝度を低下させたり、クロストークを増加させたりする。そこで、nの値が増加しても、ラインメモリの数をn以下にし、位相反転回路25の回路も簡単にし、かつ表示輝度の低下を減少させ、クロストークの発生を減らす回路をn = 3の場合第23図を用いて説明する。

第22図は第16図の入力表示データ数を3種類から2種類にし、それに伴いラインメモリ1C21, ラインメモリ2c22, Cデータ系のデータセレクト12を削減する。A系列及びB系列のラインメモリから読み出されたデータMA, MBを位相反転回路26にてデータの並び換えを行うとともに、1ライン期間の表示パルスを指示するのに必要である3種類目のデータを生成し、並び換えを行った2種類データとともに(XA, Xa, Xc)として、データセレクト23へ送り、駆動データXDを出力する。このXDの指

示で第13図に示すパルス1からパルス8のうち1パルスが表示パルスとして液晶パネルに供給される。

第23図に示すように、第22図のデータ発生回路26は、第16図の回路に入力されていたデータA, B, C)すべてが0である時、(A, B) = (0, 0)とし、(A, B, C)のうち1種類のみ1である時、(A, B) = (0, 1)とし、(A, B, C)のうち2種類が1である時(A, B) = (1, 0)とし、(A, B, C)すべてが1の時(A, B) = (1, 1)として出力され、それぞれA系列のラインXメモリ、B系列ラインメモリへ取り込まれる。

ラインメモリから読み出されたデータMA, MBを入力データとし、位相変調回路26で第24図に示すように1フレーム毎、ライン毎、Xドット毎に並び換えが行われそれぞれXA, XCに出力される。XBの値は常にMAの値がそのまま出力される。つまり、MAの値は、データAであり、データAが1の時は表示パルスのパルス幅がライン期間の2/3以上のパルスを選択するという意味であり、MAの値であ

25.

—897—

26.

る1をそのままXBに与えさらにXA又はXCにHAの値1を与えることで2/3以上のパルスを選択することが可能となる。逆にデータAが0の時は表示パルスのパルス幅が1ライン期間の1/3以下のパルスを選択するという意味であり、HAの値である0をそのままXAに与え、さらにXA又はXCにHAの値0を与えることで1/3以下のパルスを選択することが可能となる。

第25図に(A, B) = (0, 1)の表示データをi行j列表示分入力した時の位相反転回路26の出力結果を示す。(この時のi, jは4とする)第25図に示す位相反転回路26からのX駆動データ(Xa, Xb, Xc)によりX駆動回路15から液晶パネル17に印加される表示パルスを第27図に示す。第27図の表示パルスと第14図に示すラインメモリ3個を用い、位相反転回路26を持たない時の表示パルスとを比較すると、X方向に隣接するドットの表示パルスの立上り、立下りのエッジによる相殺効果はないが、隣接するドット同士では表示パルスの立上り、立下りタイミングが異なり、同一タイミングによ

る立上り又は立下りのノイズを減少させていて、結果として液晶パネル17の表示輝度の低下を減少させている。さらに同一Xドットにおいて、あるラインの表示パルスとそのラインの前ライン又は後ラインの表示パルスを1つにまとめることにより、ライン方向の周波数成分を低くし、液晶パネル17のクロストークの発生を減少させている。

第27図の表示パルスと第20図に示すラインメモリ3個を用い、かつ位相反転回路25を設けた場合の表示パルスとを比較すると、第20図で見られたX方向に隣接するドットの表示パルスの立上り、立下りのエッジによる相殺効果がないため、第20図の表示パルスによる表示輝度と比べ第27図の表示パルスによる表示輝度が若干ではあるが低くなってしまう。しかし、同一Xドットにおけるライン方向の周波数成分は低いた液晶パネル17のクロストークの発生を減少させている。(A, B) = (1, 0)の表示データをi行j列表示分入力した時の場合も同様のことが言える。

第26図は、位相反転回路26から出力されるX駆

27

動データ(XA, XB, Yc)を示した図である。第28図は、第27図のX駆動データ(XA, XB, XC)によりX駆動回路13から液晶パネル15に印加される表示パルスを示した図である。第28図と、第15図、第21図をそれぞれ比較した時、(A, B) = (0, 1)の場合と同様なことが言える。

以上説明した位相反転回路26はラインメモリから読み出した表示情報NA, NBを並び変えたが、この位相反転回路26をラインメモリの前に設け、Aデータ、Bデータの並び変え及びCデータの生成を行い、それをラインメモリへ取込むという方式も考えられる。又、この場合は、Cデータ用のラインメモリが必要なため、メモリ数の削減にはつながらない。

以上、1水平期間を均等にn等分したパルス幅変調をn = 2及び3を用いて説明した。さらにnの値を大きくした場合、表示の階調数は無表示も含めn + 1階調となる。しかし、nの値が大きくなると表示パルスの立上り、立下りによる表示パルスの変動回数が増し、周波数成分が高くなり、

28

液晶パネル15の表示輝度を低下させたりクロストークの発生が多くなる。そこで、n = 2及び3を用いて、比較的周波数成分の低い多階調方式について以下に述べる。

液晶の階調表示方式には、一般的に、本発明で述べてきた表示パルスのパルス幅によるパルス幅変調方式と、ある表示を数フレーム単位で制御しその数フレーム中の表示回数により表示輝度を決定するフレーム間引き方式とがある。比較的周波数成分の低いパルス幅変調を用いて多階調表示するためには、パルス幅を選択するデータを数フレーム単位で間引く方法が考えられる。つまりパルス幅変調とフレーム間引きを組み合わせた階調方式である。

上記方式を第1図、第29～第33図を用いて説明する。

第1図の色情報Aデータ1、Bデータ2は、第29図に示すデータ発生回路27により生成される。データ発生回路27には表示データRデータ28、Gデータ29、Bデータ30が与えられる。データ発

29

30

生回路27は、その内部で先頭ラインクロック8とラインクロック9の論理積であるフレームクロック33により、フレームカウンタ31で、1～4を繰り返しカウントし、そのカウント値とRデータ28、Gデータ29、Bデータ30をパルス選択データ生成回路32でデコードし、第30図に示す関係でAデータ、及びBデータを生成する。このAデータ1、Bデータ2をラインメモリ、データセレクト12、位相反転回路13、データセレクト14を介してX駆動回路15に与えることにより、ある1ドットの液晶に加えられる液晶印加パルスは、表示データRデータ28、Gデータ29、Bデータ30で指示される色に対して各フレーム毎に異なる。その様子を示した図が第31図である。第31図はRデータ28、Gデータ29、Bデータ30の組合せが(0, 1, 0)の表示をX方向に2ドットX1, X2ライン方向に2ドットY1, Y2の計4ドットを表示した時の液晶に印加される表示パルスを示したものである。第30図によると、Rデータ28、Gデータ29、Bデータ30の組合せによるデータ生成回路17の出力データA、

31

次に1水平期間を均等に3分割したパルス幅を利用した1/3パルス幅変調とフレーム間引き方式を組み合わせた方式について説明する。第16図に入力するAデータ1、Bデータ2、Cデータ20は第33図に示すデータ発生回路27により生成される。第32図に示すデータ発生回路27は、フレームクロック33によりフレームカウンタ31で1～3を繰り返しカウントし、そのカウント値であるフレームカウンタ数とRデータ28、Gデータ29、Bデータ30をパルス選択データ生成回路32でデコードし、第34図に示すAデータ1、Bデータ2、Cデータ20を作成する。このAデータ1、Bデータ2、Cデータ20によりラインメモリ、データセレクト12、位相反転回路25、データセレクト23を介して、X駆動回路15から液晶パネル17表示用の表示パルスが印加される。液晶印加パルスは、1/2パルス幅変調の場合と同時に相殺効果及び周波数成分の低下を行っている。この1/3パルス幅変調の場合、3フレームを1単位として制御していて、3フレーム期間すべて“H”を与える電圧の実効値を9とし、

31

データBの組合せは、1フレーム目から4フレーム目までそれぞれ(0, 1), (0, 1), (0, 1), (0, 0)である。そのため第31図の4フレーム目の表示パルスは“L”を示している。第1図に示すように、ラインメモリから読み出され、データセレクト12で選択されたデータMA, MBは位相反転回路15によりフレーム毎、ライン毎、Xドット毎に並び替えが行われ、第31図に示すように関係するXドットの表示パルスは表示データ(A, B)が同じでも異なり、相殺効果及び周波数成分の低下を行っている。

第31図より4フレーム期間すべて“H”を与える電圧の実効値を8として表示データRデータ1、Gデータ2、Bデータ3で指示される各々の電圧の実効果を見ると、その組合せが(0, 0, 0)の時0, (0, 0, 1)の時2, (0, 1, 0)の時3, ……(1, 1, 0)の時7, (1, 1, 1)の時8となり、異なる実効値を8種類生成することができ、液晶パネル17は、8種類の階調表示を行うことが可能となる。

32

て表示データRデータ28、Gデータ29、Bデータ30で指示される各々の電圧実効果を見ると、その組合せが(0, 0, 0)の時0, (0, 0, 1)の時2, ……(1, 1, 0)の時7, (1, 1, 1)の時9となり、異なる実効値を8種類生成することができ、液晶パネル17は8種類の階調表示を行うことが可能となる。

さらに1/3パルス幅変調の場合、ラインメモリ数を減少させる方法としてデータ発生回路17で生成するデータをAデータ、Bデータの2種類とし、ラインメモリを3系列から2系列減少させる方法がある。第34図に表示データRデータ28、Gデータ29、Bデータ30により生成されたAデータ1、Bデータ2を示す。この第34図のAデータ1、Bデータ2は第33図の3種類のデータAデータ1、Bデータ2、Cデータ20を2種類データに置き換えたものと同じである。そして、表示データRデータ28、Gデータ29、Bデータ30で指示される各々の液晶印加電圧の実効値をみると、その組合せが(0, 0, 0)の時0, (0, 0, 1)の時2, ……

(1, 1, 0)の時7, (1, 1, 1)の時9となり異なる実効値を8種類生成することができ、液晶パネル17は8種類の階調表示を行うことができる。

以上説明したように、比較的周波数成分の低いパルス幅変調方式とフレーム毎に表示パルスの選択データを切り換えるフレーム間引き方式を組合せることにより8階調表示が可能となる。

本実施例では、データ発生回路27に入力する表示データをRデータ28, Gデータ29, Bデータ30の種類のデータとしたため、その組合せが8種類しかなく、結果として8階調表示しか行えなかった。さらに、多階調表示するためにデータ発生回路27に入力されるデータを3ビットから4ビットにするなど、そのデータ数を増し、データの組合せを増すことにより可能となる。さらに1水平期間を n 等分する n の値を変えることによっても多階調表示が可能となる(n は2以上の整数)。

以上フレーム間引き方によるデータ発生回路27をラインメモリの前に設けて、フレーム単位異な

った表示情報を作成していたが、このデータ発生回路27をラインメモリの後に設けラインメモリから読み出したデータをフレーム単位異なった表示情報にするという方法も考えられる。

以上、表示情報の格納方法をラインメモリを用いてきたが、ラインメモリの代わりに1画面分の表示情報を取り込むフレームメモリを使用する方法が考えられる。この場合、K系列(表示情報がA, B, の時は $K=2$, A, B, Cの時は $K=3$ である)のラインメモリの代わりにK系列のフレームメモリが必要となり、フレームメモリからの読み出しは1水平期間にK系列のフレームメモリからK回読み出しを行う方法である。

本実施例の使用法を以下に示す。

第1図に示す回路において、従来X駆動回路15とY駆動回路16は液晶パネル17と一体となっている。そこで従来の液晶パネル17を用いて本実施例を使用するために、X駆動回路15, Y駆動回路16, 液晶パネル17以外の回路を1つの液晶表示コントローラ(LSI)として使用する方法がある。

35

また、本実施例はX駆動回路13を制御するものと考えられるため、Y駆動回路15, 液晶パネル17以外の回路をX駆動回路15と一体(LSI)として使用する方法がある。

(発明の効果)

本発明は、パルス幅変調のパルスを選択するデータを隣接するドット同志異なるデータに変換する位相反転回路を設けることにより、パルス幅変調で問題となる液晶表示画面の輝度低下現象を減少させ、かつクロストークの発生を低下させる効果がある。

また、この位相反転回路により $1/n$ パルス幅変調のパルスを選択する n ビットのデータを並び変えるには、 n 個のラインメモリが必要となり、さらに位相反転回路も複雑となる。本発明によればラインメモリ数を減少させ位相反転回路も簡略できる。

さらに、比較的周波数成分の低いパルス幅変調方式とフレーム毎に表示パルスの選択データを切り換えるフレーム間引き方式を組合せることで容

易に多階調表示が実現できる。

4. 図面の簡単な説明

第1図は本発明の一実施例の液晶表示装置のブロック図、第2図は従来の液晶表示装置のブロック図、第3図、第4図は $1/2$ パルス幅変調の表示パルスを説明する説明図、第5図は位相反転回路10を持たない $1/2$ パルス幅変調による液晶表示装置のブロック図、第6図、第7図、第8図は第5図を説明する説明図、第9図、第10図は位相反転回路10を説明する説明図、第11図は第1図による液晶に印加される表示パルスを示した図、第12図、第16図、第22図は $1/3$ パルス幅変調による液晶表示装置のブロック図、第13図、第14図、第15図は第12図による $1/3$ パルス幅変調を説明する図、第17図、第18図、第19図、第20図、第21図は第17図による $1/3$ パルス幅変調を説明する図、第23図、第24図、第25図、第26図、第27図、第28図は第22図による $1/3$ パルス幅変調を説明する図、第29図は $1/2$ パルス幅変調方式とフレーム間引き方式の組合せにより8階調表示を行うためのデータ発生回路の回路図、第

37

—900—

38

30図は第29図のデータ発生回路を説明する図、第31図は第29図に示すデータ発生回路17による液晶印加表示パルスを説明する図、第32図、第33図、第34図は1/3パルス複変調方式とフレーム間引き方式の組合せによる8階調表示を説明した図である。

符号の説明

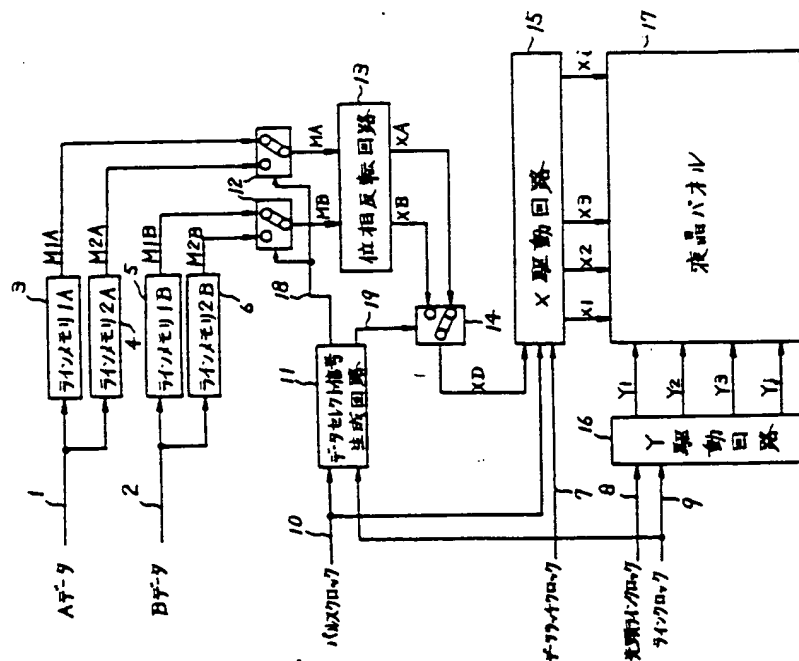
1…Aデータ、2…Bデータ、3…ラインメモリ1A、4…ラインメモリ2A、5…ラインメモリ1B、6…ラインメモリ2B、7…データラッチクロック、8…先頭ラインクロック、9…ラインクロック、10…パルスクロック、11…データセレクト信号生成回路、12,14…データセクタ、18、19…データセレクト信号、13…位相反転回路、15…X駆動回路、16…Y駆動回路、17…液晶パネル、20…Cデータ、21…ラインメモリ1C、22…ラインメモリ2C、23…データセクタ、24…データセレクト信号、25,26…位相反転回路、27…データ発生回路、28…Rデータ、29…Gデータ、30…Bデータ、31…フレームカウンタ、32…パルス選択データ生成回路、33…フレームク

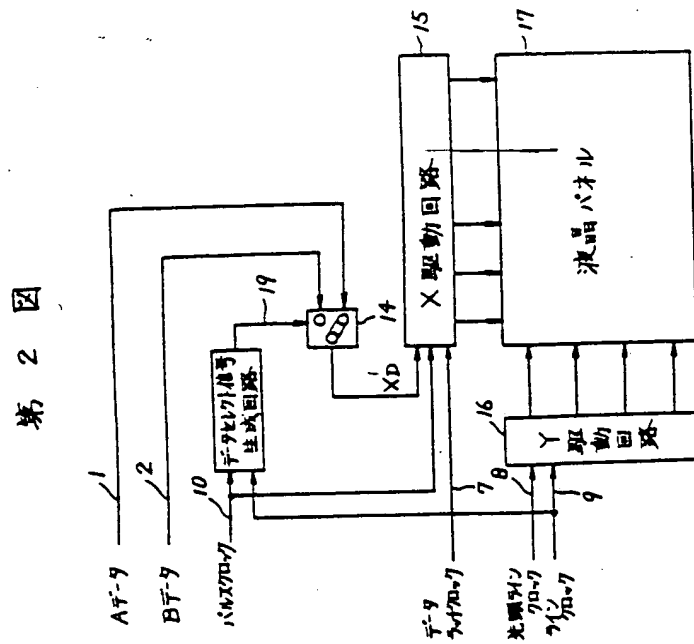
ロック。

代理人弁理士 小川 啓

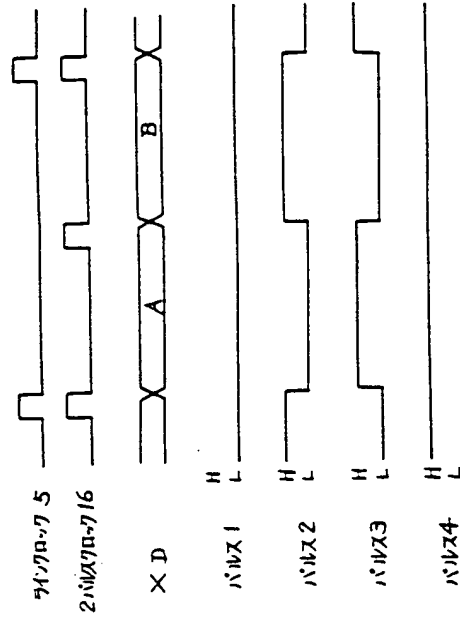


第1図





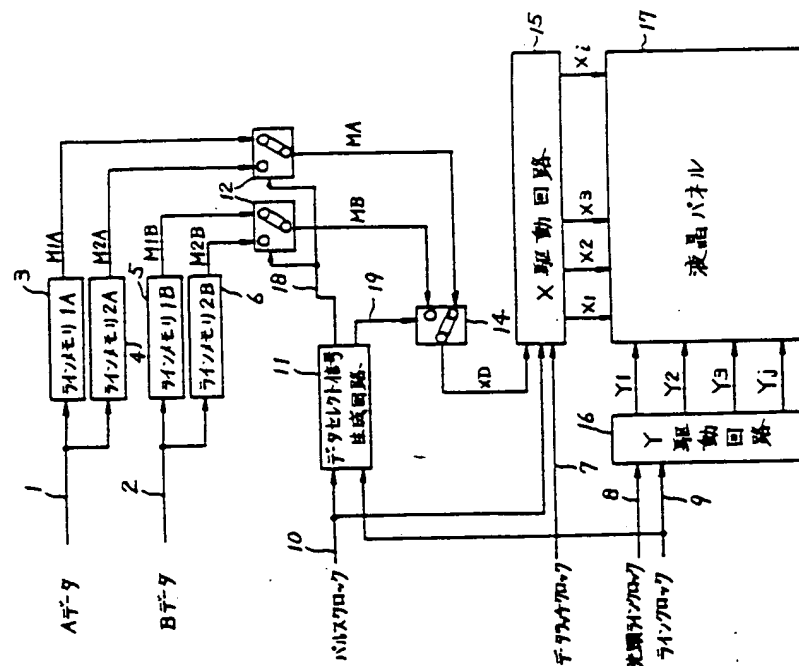
第 3 図



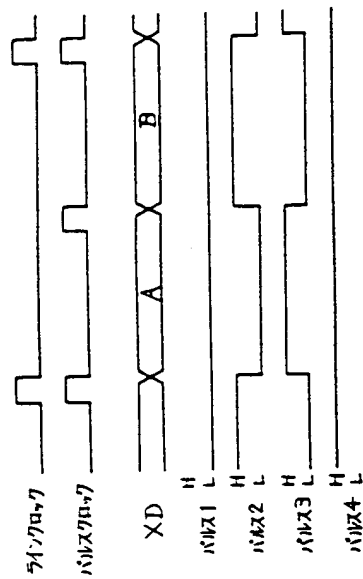
第 4 図

表示データ		選択パルス	表示
A	B		
0	0	パルス 1	OFF
0	1	パルス 2	中間調表示
1	0	パルス 3	表示
1	1	パルス 4	ON

第 5 図



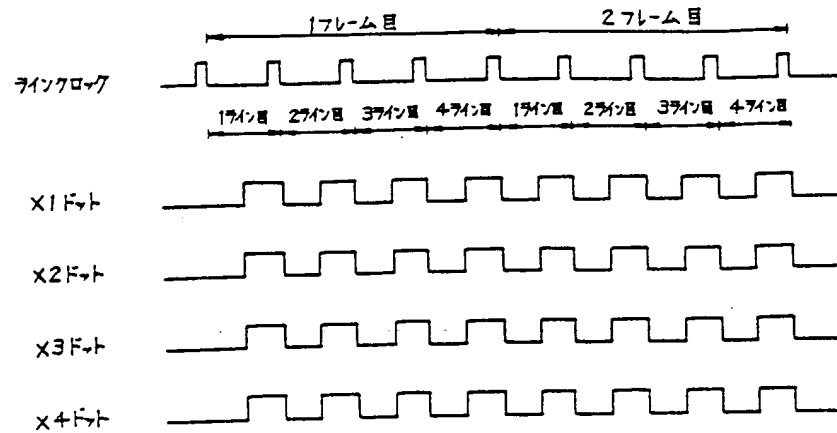
第 6 図



第 7 図

XD	表示パルス	
	MA(XA) MB(XB)	
0	0	パルス 1
0	1	パルス 2
1	0	パルス 3
1	1	パルス 4

第 8 図



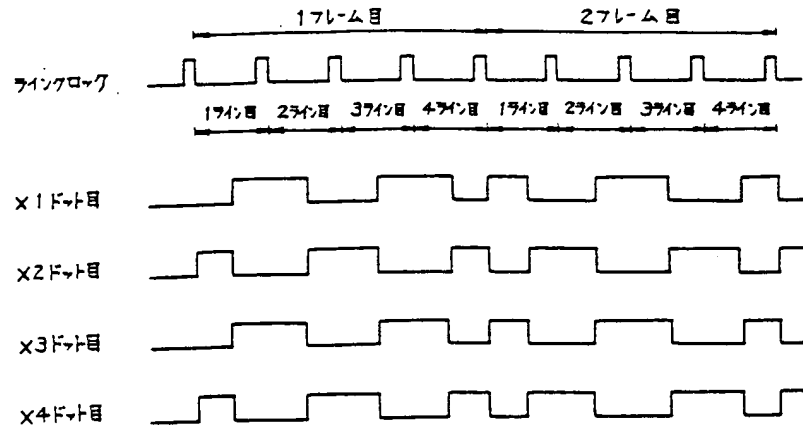
第 9 図

	奇数フレーム		偶数フレーム	
	X奇数ドット	X偶数ドット	X奇数ドット	X偶数ドット
奇数ライン	—	○	○	—
偶数ライン	○	—	—	○

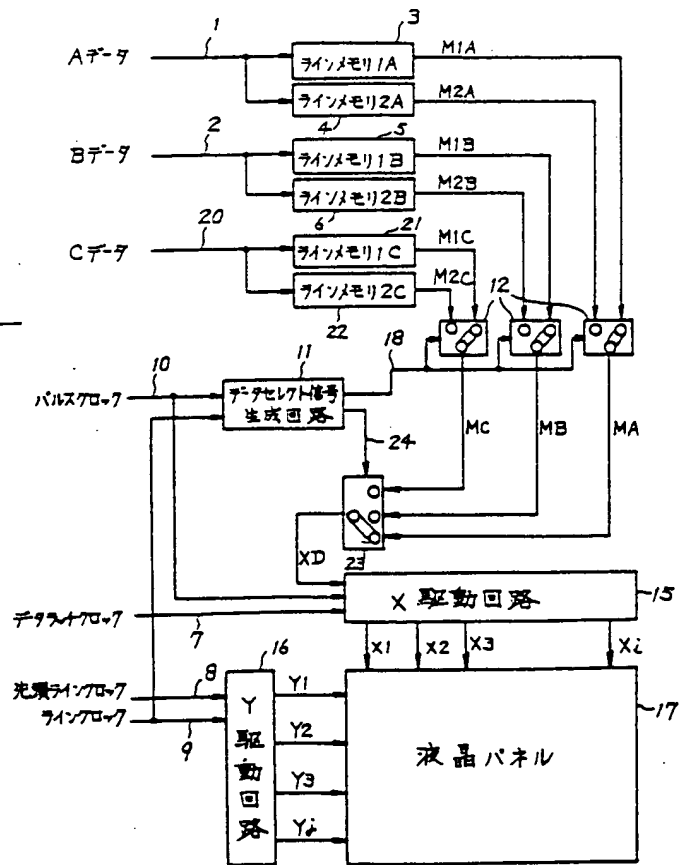
第 10 図

	奇数フレーム				偶数フレーム			
	X奇数ドット		X偶数ドット		X奇数ドット		X偶数ドット	
	X _A	X _B	X _A	X _B	X _A	X _B	X _A	X _B
奇数ライン	0	1	1	0	1	0	0	1
偶数ライン	1	0	0	1	0	1	1	0

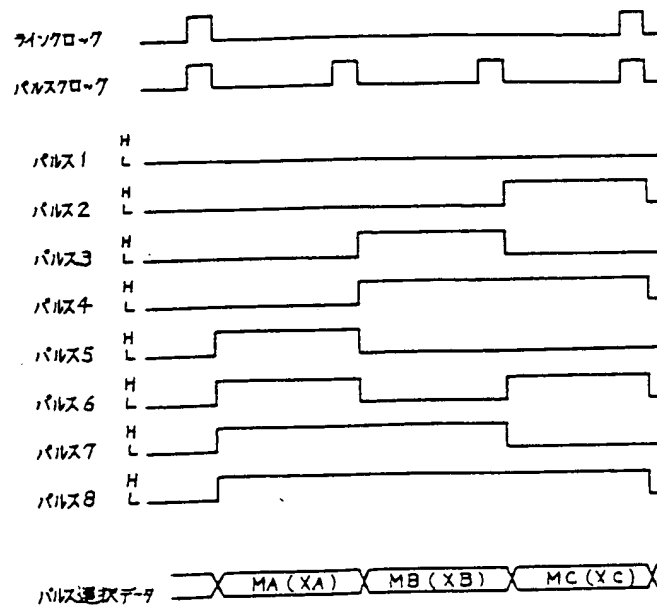
第 11 図



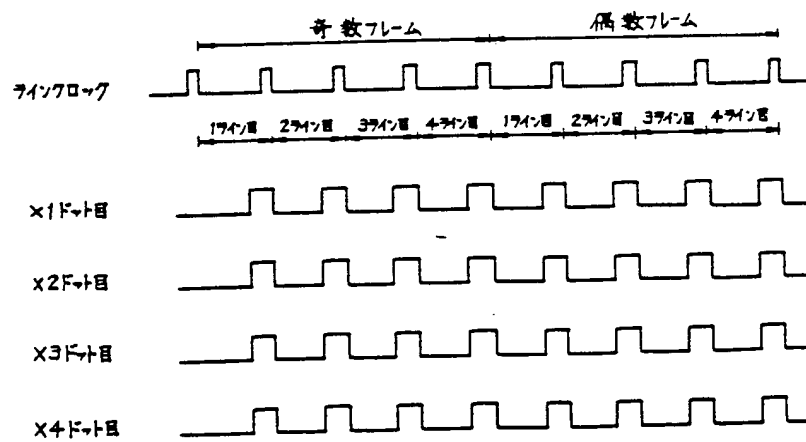
第 12 図



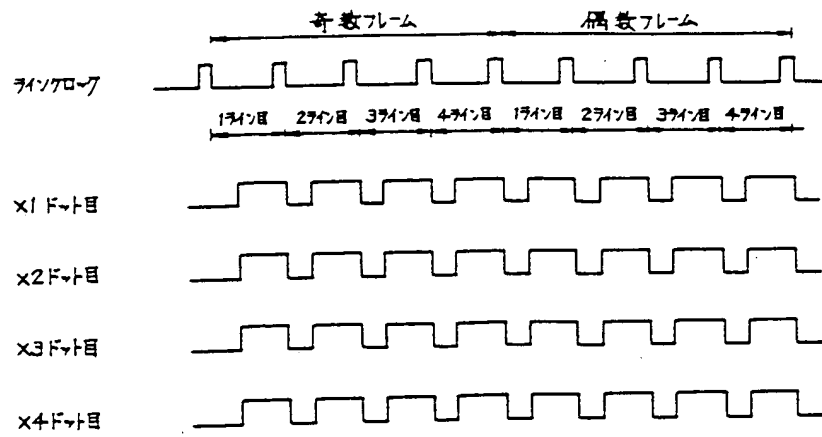
第 13 図



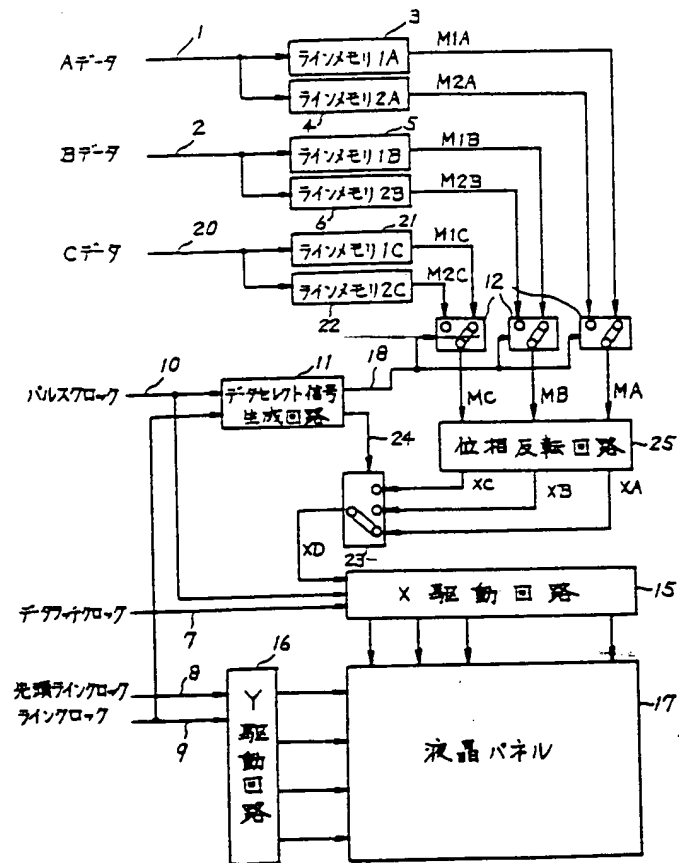
第 14 図



第 15 図



第 16 図



第 17 図

	1フレーム			2フレーム			3フレーム		
	X1F→T	X2F→T	X3F→T	X1F→T	X2F→T	X3F→T	X1F→T	X2F→T	X3F→T
1ライン	—	△	○	△	○	—	○	—	△
2ライン	○	—	△	—	△	○	△	○	—
3ライン	△	○	—	○	—	△	—	△	○

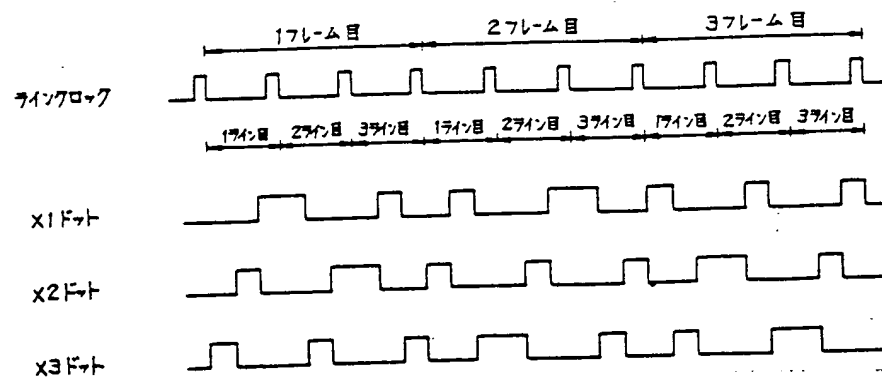
第 18 図

	1フレーム									2フレーム									3フレーム								
	X1F→T			X2F→T			X3F→T			X1F→T			X2F→T			X3F→T			X1F→T			X2F→T			X3F→T		
	Xa1Xb1Xc1	Xa2Xb2Xc2	Xa3Xb3Xc3	Xa4Xb4Xc4	Xa5Xb5Xc5	Xa6Xb6Xc6	Xa7Xb7Xc7	Xa8Xb8Xc8	Xa9Xb9Xc9	Xa10Xb10Xc10	Xa11Xb11Xc11	Xa12Xb12Xc12	Xa13Xb13Xc13	Xa14Xb14Xc14	Xa15Xb15Xc15	Xa16Xb16Xc16	Xa17Xb17Xc17	Xa18Xb18Xc18	Xa19Xb19Xc19	Xa20Xb20Xc20	Xa21Xb21Xc21	Xa22Xb22Xc22	Xa23Xb23Xc23	Xa24Xb24Xc24	Xa25Xb25Xc25	Xa26Xb26Xc26	
1ライン	0	0	1	0	1	0	1	0	0	0	1	0	1	0	0	0	0	1	1	0	0	0	0	1	0	1	0
2ライン	1	0	0	0	0	1	0	1	0	0	0	1	0	1	0	1	0	0	0	1	0	1	0	0	0	0	1
3ライン	0	1	0	1	0	0	0	0	1	1	0	0	0	0	1	0	1	0	0	0	1	0	1	0	1	0	0

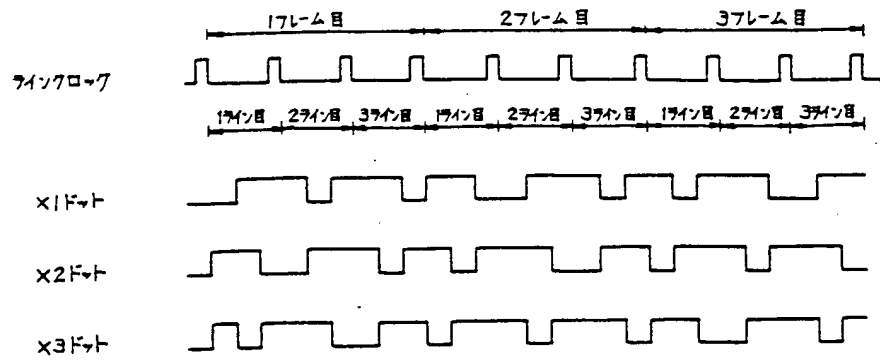
第 19 図

	1フレーム									2フレーム									3フレーム								
	X1F→T			X2F→T			X3F→T			X1F→T			X2F→T			X3F→T			X1F→T			X2F→T			X3F→T		
	Xa	Xb	Xc	Xa	Xb	Xc	Xa	Xb	Xc	Xa	Xb	Xc	Xa	Xb	Xc	Xa	Xb	Xc	Xa	Xb	Xc	Xa	Xb	Xc	Xa	Xb	Xc
1ライン	0	1	1	1	0	1	0	1	1	1	0	1	0	1	1	1	0	1	1	1	0	1	0	1	1	1	0
2ライン	1	0	1	0	1	1	1	1	0	0	1	1	1	1	0	1	0	1	1	0	1	0	1	0	1	0	1
3ライン	1	1	0	1	0	1	1	1	0	1	1	0	1	1	1	1	0	0	1	1	1	1	0	1	0	1	0

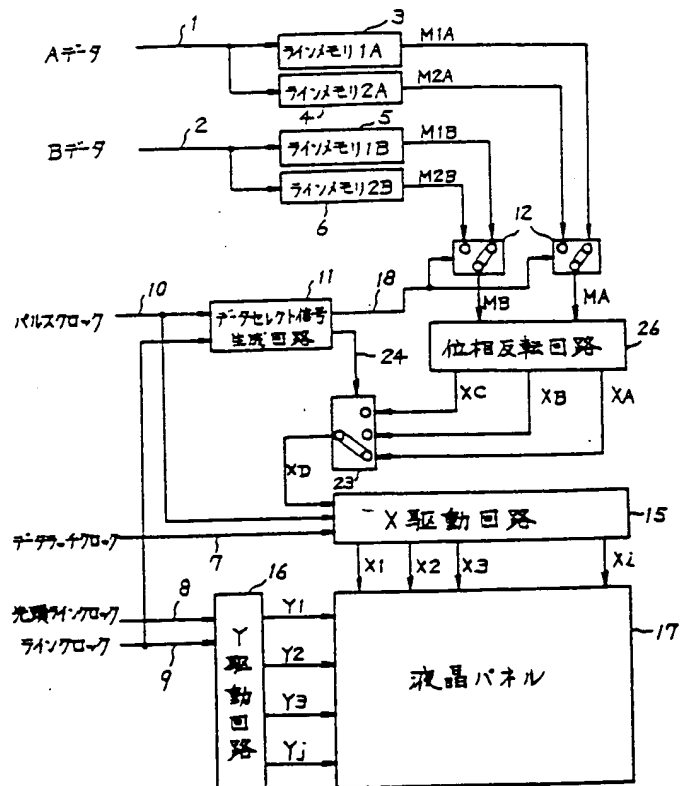
第 20 図



第 21 図



第 22 図



第 23 図

第 14 図			第 15 図	
A	B	C	A	B
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

第 24 図

	奇数フレーム						偶数フレーム					
	X奇数ドット			X偶数ドット			X奇数ドット			X偶数ドット		
	X _A	X _B	X _C	X _A	X _B	X _C	X _A	X _B	X _C	X _A	X _B	X _C
奇数ライン	MA	MA	MB	MB	MA	MA	MB	MA	MA	MA	MA	MB
偶数ライン	MB	MA	MA	MA	MA	MB	MA	MA	MB	MB	MA	MB

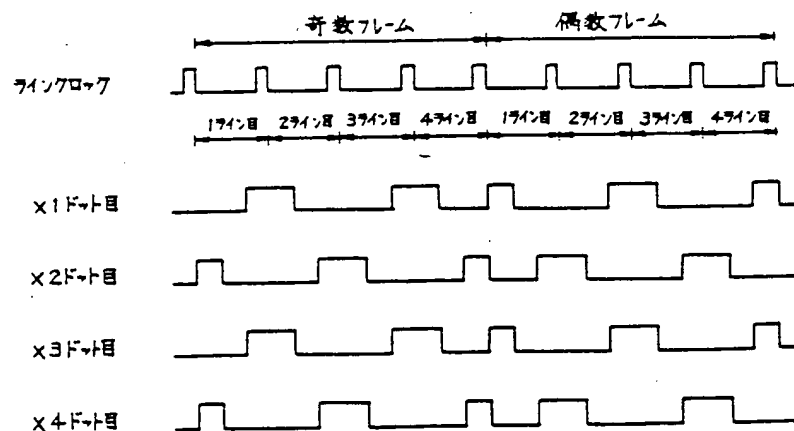
第 25 図

	奇数フレーム						偶数フレーム					
	X奇数ドット			X偶数ドット			X奇数ドット			X偶数ドット		
	X _A	X _B	X _C	X _A	X _B	X _C	X _A	X _B	X _C	X _A	X _B	X _C
奇数ライン	0	0	1	1	0	0	1	0	0	0	0	1
偶数ライン	1	0	0	0	0	1	0	0	1	1	0	0

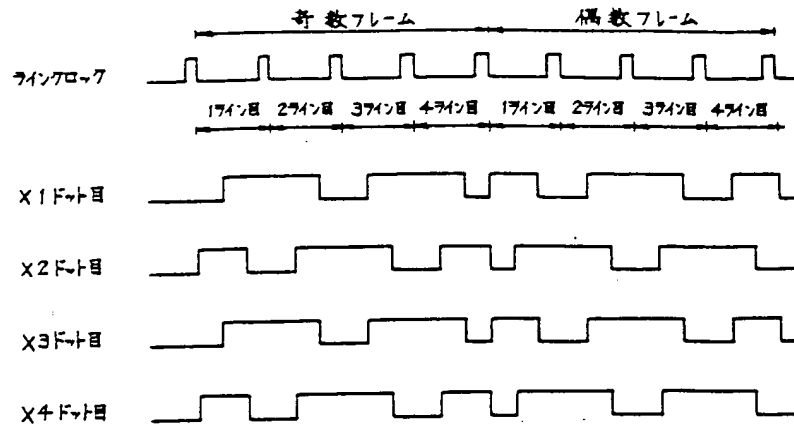
第 26 図

	奇数フレーム						偶数フレーム					
	X奇数ドット			X偶数ドット			X奇数ドット			X偶数ドット		
	X _A	X _B	X _C	X _A	X _B	X _C	X _A	X _B	X _C	X _A	X _B	X _C
奇数ライン	0	1	1	1	1	0	1	1	0	0	1	1
偶数ライン	1	1	0	0	1	1	0	1	1	1	1	0

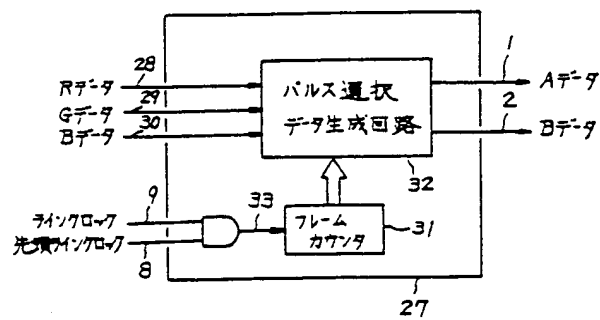
第 27 図



第 28 図



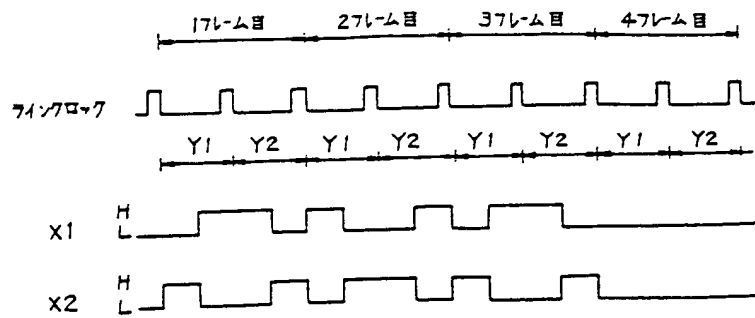
第 29 図



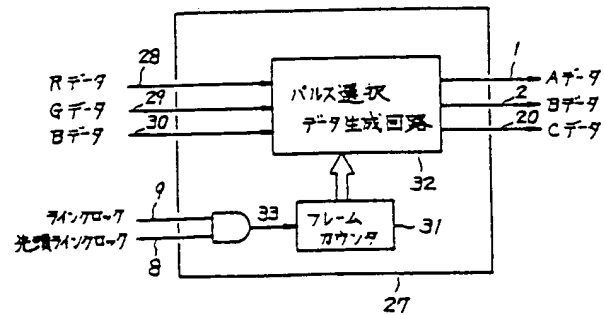
第 30 図

表示データ			1フレーム目		2フレーム目		3フレーム目		4フレーム目	
R	G	B	A	B	A	B	A	B	A	B
0	0	0	0	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	1	0	0
0	1	0	0	1	0	1	0	1	0	0
0	1	1	0	1	0	1	0	1	0	1
1	0	0	1	1	0	1	0	1	0	1
1	0	1	1	1	0	1	1	1	0	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	1

第 31 図



第 32 図



第 33 図

表示データ			1フレーム目			2フレーム目			3フレーム目		
R	G	B	A	B	C	A	B	C	A	B	C
0	0	0	0	0	0	0	0	0	0	0	0
0	0	1	0	0	1	0	0	1	0	0	0
0	1	0	0	0	1	0	0	1	0	0	1
0	1	1	0	1	1	0	0	1	0	0	1
1	0	0	0	1	1	0	1	1	0	0	1
1	0	1	0	1	1	0	1	1	0	1	1
1	1	0	1	1	1	0	1	1	0	1	1
1	1	1	1	1	1	1	1	1	1	1	1

第 34 図

表示データ			17レム目		27レム目		37レム目	
R	G	B	A	B	A	B	A	B
0	0	0	0	0	0	0	0	0
0	0	1	0	1	0	1	0	0
0	1	0	0	1	0	1	0	1
0	1	1	1	0	0	1	0	1
1	0	0	1	0	1	0	0	1
1	0	1	1	0	1	0	1	0
1	1	0	1	1	1	0	1	0
1	1	1	1	1	1	1	1	1

第1頁の続き

⑦発明者 小 沼 智 神奈川県横浜市戸塚区吉田町292番地 日立ビデオエンジニアリング株式会社内
 ⑦発明者 衣 川 清 重 千葉県茂原市早野3300番地 株式会社日立製作所茂原工場内
 ⑦発明者 恒 川 悟 東京都小平市上水本町5丁目20番1号 株式会社日立製作所武蔵工場内

- (1) 明細書の特許請求の範囲を誤記の通り補正する。
- (2) 明細書第5頁第18行目「A」を「B」と補正する。
- (3) 明細書第5頁第3行目「複合バルス」を「複合バル」と補正する。
- (4) 明細書第6頁第9行目「Y2」を「Y2-1」と補正する。
- (5) 明細書第6頁第10行目「複合バルス」を「複合バル」と補正する。
- (6) 明細書第6頁第11行目「エ取動回線13」を「エ取動回線15」と補正する。
- (7) 明細書第6頁第19段「ホデータDが選択されて送られ、そのデータDに、を「ホデータXが選択されて送られ、そのデータXに」と補正する。
- (8) 明細書第7頁第2行目「表示データD」を「表示データXD」と補正する。
- (9) 明細書第9頁第4行目「又は、」を「また、」と補正する。
- (10) 明細書第9頁第8行目から第11行目までを以下のように補正する。
「上記目的は、…」
- (11) 明細書第10頁第14行目「第35」を「第34」と補正する。
- (12) 明細書第11頁第4行目「3-5はAデータを、4、6に」を「3、4はAデータを、5、6は」と補正する。
- (13) 明細書第12頁第3行目「第12」を「第15」と補正する。
- (14) 明細書第12頁第11行目「第18回、第19回」を「第3回、第10回」と補正する。
- (15) 明細書第12頁第12行目「第18回」を「第9回」と補正する。
- (16) 明細書第12頁第13行目「第18回」を「第3回」と補正する。
- (17) 明細書第12頁第14行目「位相反転回路10」を「位相反転回路13」と補正する。
- (18) 明細書第12頁第15行目「A」を「B」と補正する。
- (19) 明細書第12頁第17行目「位相反転回路10」を「位相反転回路13」と補正する。
- (20) 明細書第12頁第18行目「A」を「B」と補正する。
- (21) 明細書第12頁第19行目「第1回に示すように、第18回」を「第10回に示すように、第18回」と補正する。

- (22) 明細書第13頁正4行目「第10例」を「第10例」と修正する。
(23) 明細書第13頁正8行目「 $L_0=(L, 3)$ 」が、「 $(L, 3)=(L, 1)$ の時 (L, L_0) 」を「 $(L)=(L, 0)$ 」が、「 $(L, 3)=(L, 1)$ の時 (L, L_0) 」と修正する。
(24) 明細書第13頁正10行目「 $(L, 2)$ 」を「 $(L, 1)$ 」と修正する。
(25) 明細書第13頁正12行目「 $(L, 2)$ 」を「 $(L, 1)$ 」と修正する。
(26) 明細書第13頁正16行目「 L_1 」を「 L_0 」と修正する。
(27) 明細書第13頁正18行目「 $LD=LA$ 」を「 $LD=(LA)$ 」と修正する。
(28) 明細書第13頁正20行目から第21行目「 $LD=LA$ 」を「 $LD=(LA)$ 」と修正する。
(29) 明細書第14頁第3行目「 $LD=(LD)$ 」を「 $LD=(LD)$ 」と修正する。
(30) 明細書第14頁第7行目「 Y 」を「 Y 」と修正する。
(31) 明細書第14頁第13行目「第12例」を「第11例」と修正する。
(32) 明細書第14頁第17行目「第12例」を「第11例」と修正する。
(33) 明細書第14頁第18行目「第12例」を「第11例」と修正する。
(34) 明細書第17頁第6行目「第12例」を「第11例」と修正する。
(35) 明細書第17頁第10行目「立上がり」を「立上がり」と修正する。
(36) 明細書第18頁第18行目「位相反転回路15」を「位相反転回路13」と修正する。
(37) 明細書第20頁第11行目「パルス23」を「パルス23」と修正する。
(38) 明細書第20頁第11行目「製品パルス15」を「製品パルス17」と修正する。
(39) 明細書第20頁第16行目「第18例」を「第14例」と修正する。
(40) 明細書第21頁第4行目「15」を「17」と修正する。
(41) 明細書第21頁第9行目「 L_1, L_1, L_1 」を「 L_1, L_1, L_1 」と修正する。
(42) 明細書第22頁第2行目「 L_1, L_1, L_1 」を「 L_1, L_1, L_1 」と修正する。
(43) 明細書第22頁第4行目「 L_1 に L_1 を、 L_1 に L_1 を、 L_1 に L_1 を、 L_1 に L_1 を、 L_1 に L_1 を、 L_1 に L_1 を」と修正する。
(44) 明細書第30頁第1行目「製品パルス15」を「製品パルス17」と修正する。
(45) 明細書第30頁第9行目「 Y 」を「 Y 」と修正する。
(46) 明細書第30頁第15行目「第33例」を「第34例」と修正する。
(47) 明細書第31頁第20行目「発生回路17」を「発生回路27」と修正する。
(48) 明細書第32頁第7行目「反転回路15」を「反転回路13」と修正する。
(49) 明細書第32頁第13行目「 L_1 」を「 L_1 」と修正する。
(50) 明細書第32頁第14行目「1. Gデータ2, Bデータ3」を「2. Gデータ2, Bデータ3」と修正する。
(51) 明細書第32頁第15行目「 L_1 」を「 L_1 」と修正する。
(52) 明細書第33頁第5行目「第33例」を「第32例」と修正する。
(53) 明細書第33頁第10行目から第11行目「データ1, 第34例」を「データ1, 第32例」と修正する。
(54) 明細書第33頁第18行目「製品パルス」を「製品パルス」と修正する。
(55) 明細書第34頁第2行目「 L_1 」を「 L_1 」と修正する。
(56) 明細書第34頁第9行目「データ発生回路17」を「データ発生回路27」と修正する。
(57) 明細書第34頁第11行目「2系列減少」を「2系列に減少」と修正する。
(58) 明細書第35頁第11行目「 L_1 」を「 L_1 」と修正する。
(59) 明細書第37頁第6行目から第17行目までを以下のように修正する。
「以上述べたように、本発明は、パルス発生装置と回路となる製品表示画面の駆動位相を低減し、かつクロックの発生を低減させ、製品パルスの表示品質を向上させる効果がある。」
(60) 明細書第38頁第20行目「図10」を「図11」と修正する。
(61) 図面の第4図、第23図、第24図を別紙の図に修正する。

- (44) 明細書第22頁第13行目「 (X_1, I_1, I_2) 」を「 (X_1, X_2, X_3) 」と修正する。
- (45) 明細書第22頁第14行目「マレクタ13」を「マレクタ23」と修正する。
- (46) 明細書第22頁第18行目「第21図」を「第20図」と修正する。
- (47) 明細書第22頁第18行目「第16図」を「第14図」と修正する。
- (48) 明細書第22頁第19行目「第20図は、 (X_1, X_2, X_3) を」「第19図は、 $(X_1, X_2, X_3) = (X_1, 1)$ を」と修正する。
- (49) 明細書第23頁第20行目「 (X_1, I_1, I_2) 」を「 (X_1, X_2, X_3) 」と修正する。
- (50) 明細書第23頁第8行目「第23図」を「第22図」と修正する。
- (51) 明細書第23頁第34行目「222」を「222」^{*}と修正する。
- (52) 明細書第23頁第3行目「 (X_1, I_1, I_2) 」を「 (X_1, X_2, X_3) 」と修正する。
- (53) 明細書第23頁第3行目から第4行目「第23図に示すように、第22図のデータ発生回路22は、第16図」を「第23図に示すように、第16図」と修正する。
- (54) 明細書第23頁第13行目「として出力され、それぞれ」を「として、それぞれ」と修正する。
- (55) 明細書第23頁第11行目「ラインメモリ」を「ラインメモリ」と修正する。
- (56) 明細書第23頁第14行目「位相変換回路」を「位相反転回路」と修正する。
- (57) 明細書第27頁第3行目「 I_1 」を「 I_2 」と修正する。
- (58) 明細書第27頁第6行目「 I_1 」を「 I_2 」と修正する。
- (59) 明細書第27頁第12行目から第13行目「 (X_1, I_1, I_2) 」を「 (X_1, X_2, X_3) 」と修正する。
- (60) 明細書第27頁第18行目「8個」を「3系列」と修正する。
- (61) 明細書第28頁第9行目「3個」を「3系列」と修正する。
- (62) 明細書第28頁第18行目「低いため」を「低いため」と修正する。
- (63) 明細書第29頁第1行目「 (X_1, X_2, Y_1) 」を「 (X_1, X_2, X_3) 」と修正する。
- (64) 明細書第29頁第2行目「第27図」を「第28図」と修正する。
- (65) 明細書第29頁第3行目「第15から第16」を「第15から第16」^{*}と修正する。

(२३३)

特許請求の範囲

1. 複数のドットから成る演品（セル）と、
演品セルの位置を識別するためのY座標手段と、
表示情報を格納するためのラインメモリ手段であって、演品座標のドットが2ビットの表示情報を有するような演品セルの1本の演品座標の表示情報のビット数と等しい容量を有し、かつ有しているラインメモリ手段と、
前記ラインメモリ手段から供給された2ビットの表示情報をX方向には2ドット単位に、またY方向には2座標単位に再構成する位相反転手段と、
前記位相反転手段から供給された2ビットの表示情報から1/2の水平座標周期で1ビットを切替出力する選択手段と、
前記選択手段から選択された1ビットの表示情報を受け取り、前記演品セルに1/2の水平座標周期で信号を出力するX駆動手段と
を備えたことを特徴とする表示装置。
2. 前記位相反転手段は、前記の2ビットの表示情報の位相を反転させることを特徴とする請求項1に記載の表示装置。
3. 演品セル（セル）の演品座標の1ドットに対して前記X駆動手段が出力する信号が、前記座標における隣接ドットの信号に対して所定の関係を有するように、前記位相反転手段が前記の2ビットの表示情報の位相を反転させることを特徴とする請求項2に記載の表示装置。
4. 演品セル（セル）の演品座標の1ドットに対して前記X駆動手段が出力する信号が、前記座標における隣接ドットの演品出力信号の立下り及び立上り部分と反対のタイミングで立下り及び立下り部分を有するパルスであるように、前記位相反転手段が前記の2ビットの表示情報の位相を反転させることを特徴とする請求項2または3に記載の表示装置。
5. 演品セル（セル）の演品座標の1ドットに対して前記X駆動手段が出力する信号が、前記座標における隣接ドットの演品出力信号の立下り部分と立下り部分と同一タイミングで、それぞれ立下り部分と立上り部分とを有

するように、前記位相反転手段が前記2ビットの表示情報を再構成することを特徴とする請求項1に記載の液晶表示装置。

6. 前記ラインメモリ手段は複数のラインメモリを含むことを特徴とする請求項1ないし5のいずれか一に記載の液晶表示装置。

7. 複数のドットからなる液晶パネルと、

前記液晶パネルの全素子を選択するためのY駆動手段と、

表示情報を再構成するためのラインメモリ手段であって、前記全素子の各ドットがNビット（Nは2以上の整数）の表示情報を有するよう前記液晶パネルの1本の走査線の表示情報のビット数と等しい容量を少なくとも有するラインメモリ手段と、

前記ラインメモリ手段から供給されたNビットの表示情報を、Mビットの表示情報（Mは整数でM≧N）に変換するためのデータ変換手段と、

前記データ変換手段から供給されたMビットの表示情報をX方向にはMドット毎に、またY方向にはM走査線単位に所構成する位相反転手段と、

前記位相反転手段から供給されたMビットの表示情報から1/Mの水平走査線間で1ビットを抽出出力する選択手段と、

前記選択手段から選択された1ビットの表示情報を受け取り、前記液晶パネルに1/Mの水平走査線間で信号を出力するX駆動手段とを備えたことを特徴とする液晶表示装置。

8. 前記位相反転手段が前記Mビットの表示情報の位相を反転させることを特徴とする請求項7に記載の液晶表示装置。

9. 前記液晶パネルの前記走査線のMドットに対して前記X駆動手段が出力する信号が、前記走査線における隣接ドットの信号に対して所定の関係を有するように、前記位相反転手段が前記Mビットの表示情報の位相を反転させることを特徴とする請求項8に記載の液晶表示装置。

10. 前記液晶パネルの前記走査線のMドットに対して前記X駆動手段が出力する信号が、前記走査線における隣接ドットの立下り及び立上り部分と反対のタイミングで立上り及び立下り部分を有するパルスであるように、前記位相反転手段が前記Mビットの表示情報の位相を反転させることを特徴とする

請求項8または9に記載の液晶表示装置。

11. 前記液晶パネルの前記走査線のMドットについて前記X駆動手段の出力信号が、前記走査線における隣接ドットの前記出力信号の立上り部分と立下り部分と同一タイミングで、それぞれ立下り部分と立上り部分とを有するよう、前記位相反転手段は前記Mビットの表示情報を再構成することを特徴とする請求項7に記載の液晶表示装置。

12. 前記ラインメモリ手段は複数のラインメモリを含むことを特徴とする請求項7ないし11のいずれか一に記載の液晶表示装置。

13. $N = 2$ かつ $M = 2$ であることを特徴とする請求項7に記載の液晶表示装置。

14. $N = 3$ かつ $M = 3$ であることを特徴とする請求項7に記載の液晶表示装置。

15. マトリクス状に構成された複数のドットからなる液晶パネルと、

1フレームの水平走査線間毎に、前記液晶パネルのマトリクスを構成し、

複数のドットを有する行を選択するY駆動手段と、

水平走査線間の前半のONパルスと前記水平走査線間の後半のONパルスとを含む表示情報を前記選択された行に含まれる前記各ドットに供給するX駆動手段とを備え、

前記X駆動手段は1フレームの前記水平走査線間に、前記前半のONパルスを前記選択された行に含まれる隣接する2つのドットの一方に供給し、前記後半のONパルスを前記選択された2ドットの他方に供給することを特徴とする液晶表示装置。

16. 前記X駆動手段は、前記前半のONパルスと前記後半のONパルスの一方を、2つの連続した水平走査線間に選択される行に含まれる列方向に供給した2つのドットの一方に供給し、前記前半のONパルスと前記後半のONパルスのもう一方を前記2つの連続した水平走査線間の他方に前記選択した2ドットの他方に供給することを特徴とする請求項15に記載の液晶表示装置。

17. 前記X駆動手段は、前記液晶パネル内の前記各ドットに供給した前記前半のONパルスと前記後半のONパルスの一方を、連続するフレームにおいて前記前半のONパルスと前記後半のONパルスのもう一方に切り替えること

を特徴とする請求項15または16に記載の液晶表示装置。

18. 1フレームの1水平走査線間毎に、データ信号が印加される走査線を示す選択信号を出力するための走査駆動手段と、

多周期表示データを記憶するための記憶手段と、

前記記憶された前記多周期表示データをN周期（Nは2以上の整数）のデータに分割するための手段と、

前記分割したN周期の表示データにしたがって、1フレームの前記1水平走査線間に1行に対してN周期の多周期表示データ信号を出力するためのデータ駆動手段と、

1フレームの前記1水平走査線間毎に前記データ駆動手段からの前記データ信号と、前記走査駆動手段からの前記選択信号とに応じて、これらに応ずる多周期表示を行う表示手段とを備えたことを特徴とする多周期表示装置。

19. 前記選択信号及び前記データ信号は電圧信号であることを特徴とする請求項18に記載の多周期表示装置。

第 4 図

表示データXD		選択パルス	表 示
A	B		
0	0	パルス 1	OFF
0	1	パルス 2	中 間 割 表 示
1	0	パルス 3	
1	1	パルス 4	

第 2 3 図

第 1 6 図			第 2 2 図	
A	B	C	A	B
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	1
1	1	0	1	1
1	1	1	1	1

第 2 4 図

	骨重フレーム						側重フレーム					
	X00P7)			X00P7)			X00P7)			X00P7)		
	X ₀	X ₁	X ₂	X ₃	X ₄	X ₅	X ₆	X ₇	X ₈	X ₉	X ₁₀	X ₁₁
骨重ライン	NA	NA	CB	CB	NA	NA	CB	NA	NA	NA	NA	MB
側重ライン	CB	NA	NA	NA	NA	CB	NA	NA	CB	CB	NA	NA